

チッププランニング・ソリューションを採用し、ASICユーザーにウェブ・ベースのチップ見積り環境を提供

- ケイデンスとの共同開発による、富士通セミコンダクターの新たなウェブシステム
 - 0.18um ゲートアレイ搭載判定及び価格見積り依頼システム
 - CCPS(Cadence Chip Planning System) の見積りエンジンおよびIPポータルサイト「ChipEstimate.com」のウェブ技術の融合
- 設計データ(RTL等)が無くてもスペック情報の入力を行い、早い段階での見積りが可能
- 同様のシステムはケイデンスのカスタム・ソリューション・サービスにてご提供可能

