

# Virtuoso AMS Designer Simulator

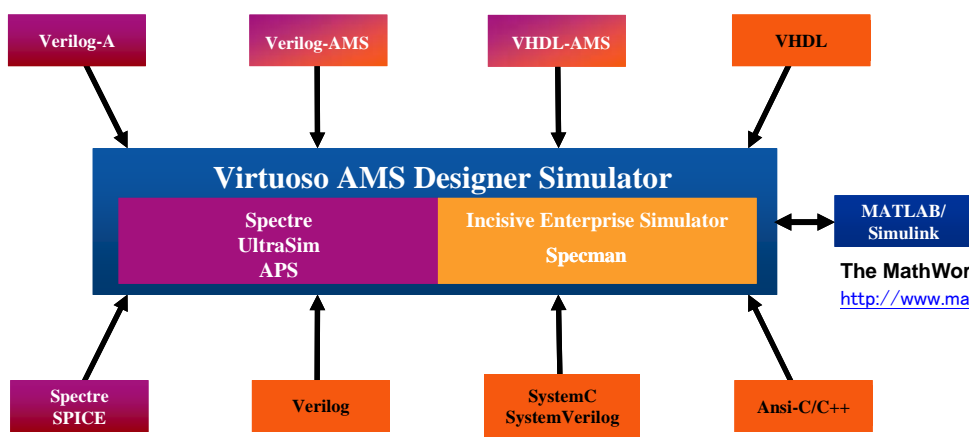
AMS Designer は、アナログ、RF、メモリなどを含むミックスシグナル IC 設計のシミュレーション・ソリューションです。標準のミックスシグナル言語である Verilog-AMS と VHDL-AMS をサポートするフレキシブルなアナログ・ソルバと IES シミュレータがシングル・カーネルに統合されたシミュレータです。設計や検証のフェーズに合わせて最適なアナログ・ソルバを、Spectre, UltraSim, APS の中から選択可能です。Incisive シミュレータと統合されており、デジタル検証環境中でのミックスシグナル検証も可能にします。

## AMS Designer Simulator の特長

- Spectre, UltraSim や APS の実績のあるアナログ・ソルバと Incisive シミュレータを統合
- Virtuoso Analog Design Environment からの実行と Incisive 環境からの実行の2つのユース・モデルをサポート
- トップダウン検証手法をサポートし、設計初期段階で設計ミスを検出
- アナログ HDL やミックスシグナル HDL Real Value Model のサポートによるシミュレーションの高速化
- エンベロープ解析のサポートによる高周波回路のシミュレーションを高速化

- 回路図やアナログ HDL などのテキストで記述されたミックスレベルの設計をサポート
- 標準 HDL をサポート
- 個々のブロックに抽象度の異なる複数のモデルをサポート可能
- ハイアラキー・エディタにより各ブロックで使用するモデルの切り替えが可能
- コネクト・モジュールの自動挿入による D/A 間の I/F 定義の簡略化
- マルチ・スレッド・テクノロジーの採用によるシミュレーションの高速化\*
- ネーティブ VHDL-SPICE コネクティビティ\*
- ネーティブ SystemVerilog-SPICE/AMS コネクティビティ\*
- CPF 用の PowerSmart コネクト・モジュール\*

\*AMS Verification Option が必要



The MathWorks Japan サイトはこちらより <http://www.mathworks.co.jp/>