

ALLEGRO LIBRARIAN XL

Cadence® Allegro® PCB Librarian XL は、ボードレベル設計用の先進的なライブラリ開発環境を提供します。特にこれまで多くの時間を要していた多ピン部品の作成と検査について大幅な時間短縮を実現します。また、回路モデルのリビジョン履歴や部品作成タスクの自動化を実現し、手作業による確認の必要をなくします。

さらに、Allegro Design Workbench と共に利用されるとき、Allegro PCB Librarian XL は、スケーラブルで包括的な、ライブラリ作成、マネージメントや、部品情報管理のシステムの一部としての機能を果たします。

ALLEGRO PCB LIBRARIAN XL

Allegro PCB Librarian XL は、Allegro プラットフォーム PCB 設計フローを利用する上で必要な回路モデルや PCB フットプリント、デジタル・シミュレーション用マップ・ファイルの作成において、ライブラリの生産性を向上させます。

この製品は、ライブラリ部品の作成と検証を加速させる先進的な機能と、使い易いユーザー・インターフェースを提供します。

利点

- 先進的な部品作成機能と検証ユーティリティのヘルプにより部品の登録作業を加速
- オンライン検証、ならびに、対話型あるいはバッチ・ツールによるフロー検証により、デザイン・ツール向けに“known-good”ライブラリ・データを提供
- テーブル、グリッド、テキスト・ファイル、その他一般的に利用される各種フォーマットから、部品情報を簡単にインポート
 - 新規部品を完成させる機能
 - 既存部品のアップデートを迅速に行うため、変更部分のみを更新する機能
- スケマティック・シンボルや再利用可能なシェイプ・データの作成に便利な、強力なグラフィック編集能力
- マルチベンダのスケマティック・デザイン・ツールに対する共通ライブラリ開発環境の提供
- Allegro Design Entry HDL及びAllegro Design Workbenchとのインテグレーション

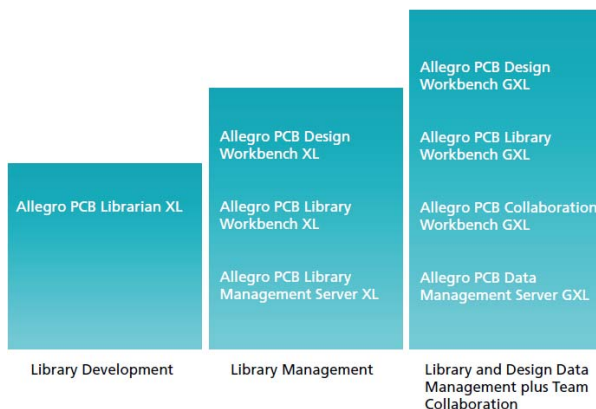


図1: Allegroライブラリ開発とマネージメント・ソリューション

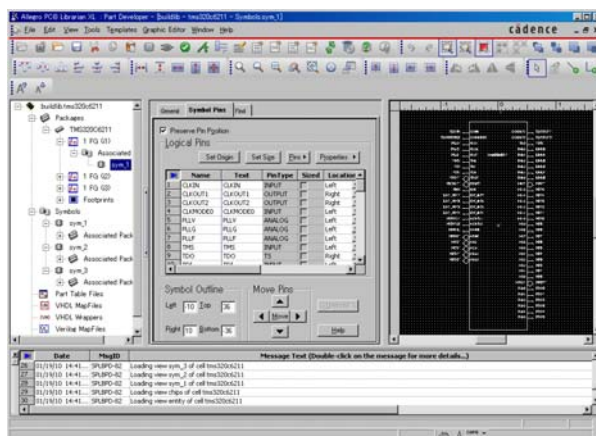


図2: インテグレートされたスプレッドシートとグラフィカル・エディタ

特長

- 15 種類のコモン・フォーマットのインポート
- 5 種類のコモン・フォーマットのエクスポート
 - Capture
 - EDA XML
 - CSV
 - ViewLogic
 - Mentor
- インテグレートされたスプレッドシートとスキマティック・シンボル向けのグラフィック・エディタの提供
- 再利用可能なシェイプ・ライブラリの作成サポート
- リアルタイム検証、バッチ検証スクリプトの提供
- シンボル・プロパティ・テンプレートのサポート
- スケマティック・シンボルとフットプリントの両方向へのコンフィギュレーション可能なルール・チェッカー
- 組み込みのバージョン管理を可能にするための強力なメタデータ・サポート

部品ライブラリ作成

多ピン・デバイスは、現在の既製部品の標準になっています。スキマティックとPCBレイアウトにおけるこれら多ピン部品の作成は、部品作成を速める特別なツールなしでは、数時間、或いは数日を要します。

Allegro PCB Librarian XLのパワフルなインポート機能及びスプレッドシート・エディット機能により、多ピン部品データを非常に容易に取り扱うことができます。多数のピンを分割シンボルに配分し、ピン番号にピン名をマップし、パワー/グランド・ピンを指定する、といった作業が手早く行えます。パワフルなグラフィック・エディタが、容易かつ迅速なシンボル作成を可能にします。ピンと機能を表すための複雑なIEC/IEEEのシェイプは、単に作成するだけでなく、再利用可能なライブラリ要素として保存することができます。Allegro PCBのフットプリント・ウィザードは、一般的に利用される部品を対象としたテンプレートを提供することでフットプリントの作成を容易にします。フットプリント・ウィザードを利用し、ユーザーは数千ピンの複雑なフットプリントを短時間で正確に作成することができます。

Allegro PCB Librarian XLは、システムレベル・デジタル・シミュレーションの利用に際して、Verilog®とVHDLモデルのいずれのHDLモデルについてもスキマティック部品に素早く関連付ける能力を提供します。

Allegro PCB Librarian XLにおいて、全ての変更はトラックさ

れ、部品リビジョン間の相違は把握され、そして部品データ内に自動的に保存されます。ライブラリ管理者が部品の全変更履歴を記録する負担は、軽減されます。

システムにチェック・サム検証が統合されているため、ライブラリ・システム外で実施された部品修正もトラックされます。これにより、データは無許可の修正に対してプロテクトされ、修正されたデータがシステムで開かれると通知される仕組みになっています。

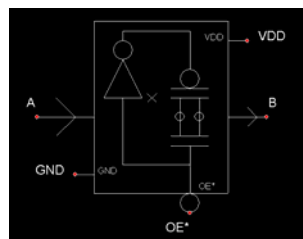


図3: 再利用可能なシェイプを含んだシンボル

マルチベンダー・サポート

Allegro PCB Librarian XLは、ユーザーがAllegro Design Entry HDL、Cadence OrCAD® Capture、Mentor Graphics Viewdraw/DxDesigner、そしてMentor Graphics Design Architect向けのシンボルを作成することができます。また、部品情報は、CSVとXMLフォーマットで出力することもできます。これにより、Allegro PCB Editorと複数のスキマティック・エディタを利用する設計チームをライブラリ管理者がサポートしなければならないような企業において、部品情報を単一ソース化し、管理することが可能となります。複数のスキマティック・エディタ・フォーマットへと直接出力できるため、複数のスキマティック・エディタを利用する状況において、部品開発は単一ツールセット内で容易に行うことができます。

XMLによる出力は、外部アクセス、或いは検証向けに部品データを公表するために利用することができます。テキスト・ファイルの出力は、「電子データシート」の保管を可能にします。CSVからPTFへの変換機能は、他のベンダーからの部品の移行を助けます。

また、Allegro PCB Librarian XLでは、Allegro PCB Editor及びAllegro Design Entry HDLの古いリリースと互換性があるフォーマットで部品を保存することができます。これは、ライブラリ管理者が過去のAllegroソリューションのサポートを継続しつつ、Librarian製品の最新のリリース・機能を採用することを可能にします。

データのインポート

Allegro PCB Librarian XLは、部品作成を加速するためにいろいろなインポート・オプションとユーティリティを提供します。次のようなフォーマットの部品情報を取り込み、スキーマティック部品を作成することができます。

- EDA XML
- Si2 PinPak XML
- VHDL
- Verilog
- Synopsys PTM models
- CSV and text files
- Die text
- Pin grids
- Pin tables
- Cadence OrCAD Capture
- Mentor Graphics Viewdraw
- Mentor Graphics Design Architect
- Allegro Package Designer
- FPGA (Xilinx, Actel, Altera)
- IBIS
- DML

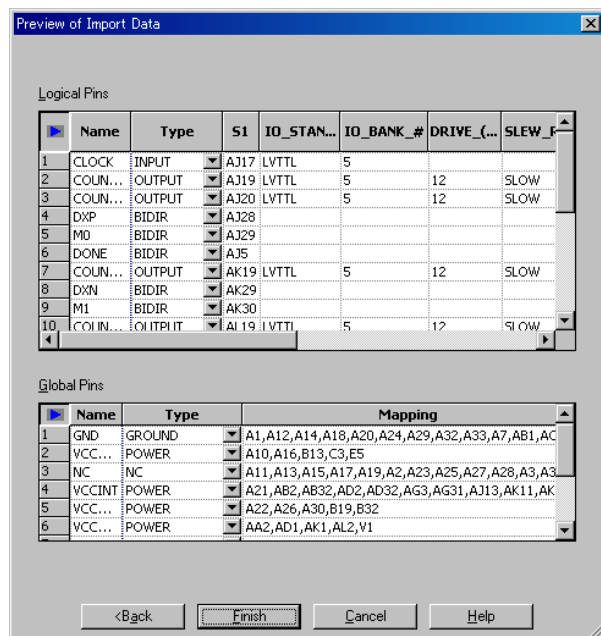


図4: 部品情報をインポート前に参照・編集するためのプレビュー・ウィンドウ

Dieファイルのインポートは、コ・デザインを可能にし、同時にFPGAインポートはフロントエンド・デザインでFPGAフローの実行を補助します。

IBISとDMLモデルのインポートにより、フロントエンド・モデルをサード・パーティのハイスピード・モデルから容易に作成できます。

ユーザー設定可能なデータ変換ルールは、データ・インポートのカスタマイズを容易にします。これらのルールは、部品、ピン、プロパティ名、その他、部品の各種詳細情報について有効です。

Allegro PCB Librarian XLは、部品の一貫性と正当性を保つために、インポートされるデータを早い段階からチェックし、エラーを検出します。プレビュー・ウィンドウにより、部品の作成前に部品データを再検討することができます。これにより、リリース前にエラーを削減することを可能とします。

データシートの検索

ピン・テーブルとピン・グリッドの読み込み能力により、PDFデータシート記述からの部品作成が容易に行えます。

ユーザーは、データシートからAllegro PCB Librarian XLへとピンアウト / ボールマップ・ダイアグラムをコピーすることができます。データは自動的に変換され、会社の命名ルールを満たすための調整が行えるようになります。

さらに、ピン・タイプやバス定義のコンフィギュレーション可能な変換機能を用いて、データシートから情報の完全なテーブルをコピーすることができます。

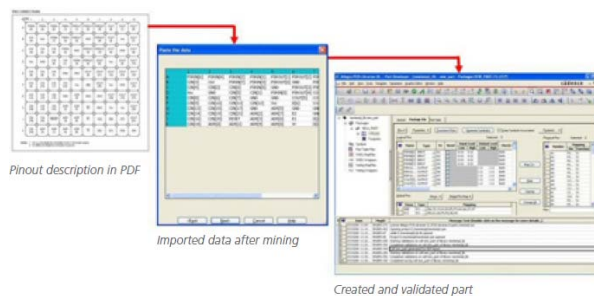


図5: PDFからピン・グリッド・フォーマットへの部品データの読み込み

スキーマティック・シンボルの編集

Allegro PCB Librarian XLは、再利用可能なシェイプとスキーマティック・シンボルを作成するための強力なグラフィック・エディタをサポートします。シンボル情報を持つ編集可能なスプレッドシートと、ピン—非ピンの個別グリッド制御などの専門性の高い機能を備えたシンボル編集キャンバスは、

ニーズに従って大量のオペレーションの実施や複雑なグラフィックスの編集作業をする柔軟性を与えます。

ユーザー・プリファレンスに基づいた自動シンボル生成は、多数のシンボルに分配される数千規模のピンを持つような多ピン・デバイスの作成を容易にします。シンプルなピン分割インターフェースは、エンジニアリングの必要条件を満たすためのシンボル間でのピン移動を容易にします。部品情報用のスプレッドシート・エディタは下記を含む多くの部品開発用オペレーションをスピードアップします：

- シンボル・プロパティ・テンプレートのサポート
- スカラ・ピンとベクタ・ピンの相互変換
- ベクタ・ピンの折りたたみと拡大
- パワー・ピンの表示、非表示切り替え
- フィルタリングとハイディングの操作
- 検索と置き換え

比較UIにより、フットプリント、スキマティック・シンボル、及びSIモデルを含む種々の部品エンティティのインターフェースを簡単に比較できます。

ECOインポート・モードは、逐次的な変更の反映を容易にします。このモードは、オリジナルのデータを維持しながら、新たな、矛盾を含むであろうデータをインポートすることを可能にします。データは比較され、矛盾点が解決されて、部品生成が行える状態になります。ECOモードは入力データがしばしば変わる状況において、やり直しを大幅に削減します。ECOプレビュー・ウィンドウは、ユーザーが変更を確定する前に、新たにインポートされたデータを参照、評価することを可能にします。

PCB フットプリントの編集

PCBフットプリント作成プロセスは、複雑さを増す今日のパッケージ・モデルの単純化を行うよう設計されています。

強力なウィザードは、DIP、SOIC、PLCC/QFP、PGA/BGA、スルーホール・ディスクリート、SMDディスクリート、SIPやZIPなどの主要なパッケージ・タイプに対応するテンプレートを提供し、スピーディなフットプリントの生成をサポートします。パッド・デザイナーでは、シェイプ・パッドやパッドスタックの作成が可能です。ユーザーは、スタックアップ内のレイヤ毎のパッド定義ならびに各種マスク・レイヤのパッド定義、ホール・タイプやスロットの定義が行えます。

ライブラリ検証

Allegro PCB Librarian XLは、部品作成プロセスの全てのステージにおいてビルトイン・チェックによる部品検証機能を提供します。インポートされるデータに対して、インポート時点で検証を実施します。データが部品エディタ内に入力されると、使用文字や長さ、値、シンタックスについて、リアルタイムで正当性がチェックされます。シンボルーパッケージ・チェックは、部品が完全なPCB設計フローで動作することを保証します。フットプリント検証ルーチンは、ユーザーがスキマティック・シンボル開発の時点で指定したピン数をPCBフットプリントと比較します。このオンライン・チェックはスキマティック・コンポーネントとフットプリントの同期を保証します。

多くの検証は、リアルタイムで行われます。さらに、バッチ検証は、ライブラリ管理者の負担を軽減する自動化されたデザイン・フロー検証を提供します。自動化されたパッケージング・チェックでは、スキマティック・シンボルのインスタンスをスキマティック・シートに配置し、ネットリストを作成し、レイアウト・ファイルにフットプリントを置く、という一連のフローが自動で行われ、データの正当性が検証されます。あるいはクイック・チェックで短い時間内に、部品がパッケージングできるかどうかを判断できます。

スキマティック部品とフットプリントのために、シンボルとフットプリントのチェックをユーザー定義で構築することができます。これらは一度に1つの部品、あるいはライブラリ全体に対して実行することができます。広範囲なルール開発とチェック用ガイドラインの両方がスキマティック・シンボルとPCBフットプリントに提供されます。

編集された部品が保存、或いは読み込まれるときには、常に整合性チェックが実行されます。部品のエラー・ステータスは部品と共に保存され、部品がオープン、或いはクローズされるときに常に表示されます。Allegro PCB Librarian XLは、ユーザー定義ルールの構築用に標準的なルール・セット及びデベロッパー・ツール・キットを提供します。これらのルール・セットとビルトインの部品検証システムを利用し、ライブラリ管理者は、部品を先進的なルールチェックとアドバイス・システムを通して推し進めることができます。部品の正当性が初めから保証されるため、割高な繰り返しの設計作業が削減されます。

ALLEGRO DESIGN WORKBENCH とのインテグレーション

Allegro PCB Librarian XLは、Allegro Design Workbench環境を構成する重要な一部です。二つの製品を同時に利用することにより、これらの技術は今日利用可能な最も強力な、ボードレベルでのライブラリ及び設計データのマネージメント・システムを構成します。この環境により、ユーザーによるAllegroスキマティック/PCB・ライブラリの管理、配信がサポートされます。コンポーネント・インフォメーションは、データシート、ERP、MRP、あるいは他のソースから含ませることができます。

標準化された部品開発フローを組織全体にセットアップすることによって、ユーザーは、エラーを削減し、ライブラリ開発を加速することができます。このアプローチは生産性を飛躍的に増大させ、ライブラリ品質を改善します。コンフィギュレーション可能なフロー・マネージメント能力は、ユーザーがライブラリ開発プロセスを管理し、それを特定のニーズに合わせて仕立てることを可能にします。

ドキュメンテーション

ケイデンスのツールは、ユーザー・ガイド、ヘルプ (F1)、リファレンスガイド、オンライン・チュートリアルとマルチメディアのデモンストレーションを含むドキュメンテーション・セットを提供します。

オペレーティング・システムのサポート

Allegro platform technology:

- Sun Solaris
- Linux
- IBM AIX
- Windows

cadence

日本ケイデンス・デザイン・システムズ社

本社 / 〒222-0033 神奈川県横浜市港北区新横浜 2-100-45

営業本部

TEL: (045)475-8410 FAX: (045)475-8415

〒541-0054 大阪府大阪市中央区南本町 2-6-12 サンマリオン NBF タワー16F

TEL: (06)6121-8095 FAX: (06)6121-7510

URL <http://www.cadence.co.jp/>

* © 2010 Cadence Design Systems, Inc. All rights reserved worldwide.
CadenceおよびCadenceロゴは、Cadence Design Systems, Inc.の登録商標です。
その他記載されている製品名および会社名は、各社の商標または登録商標です。
* 掲載の内容は、2010年3月現在のものです。