

ALLEGRO PCB DESIGN: LAYOUT AND ROUTING

複雑な物理的、電気的制約条件、高密度実装、高速信号に対する必用条件の増加は、今日のPCB設計の難易度を高める要因となっています。このような変化に伴い、設計者は、設計プロセスのどの段階に於いても重要な高速信号に対して、物理的、電気的制約条件について容易に定義、管理し、そして検証を行うことができなければなりません。同時に設計者は、最終PCB設計においてパフォーマンス、製造性、そしてテスト仕様ゴールを満たす必要があります。

CADENCE PCB DESIGN SOLUTION

Cadence® Allegro® PCB Designは、これらの設計に対する要求、製造性に関し、解決し実行する環境を提供します。プロダクトには回路図エントリ、基板レイアウト、及び自動配線ツールが含まれており、デザインのコセプトから製造に至るまで全ての設計フローをサポートします。また、Cadence OrCAD®やAllegro®製品共通のデータベース、モデル、ライブラリの使用によりスケーラブルな設計環境を提供し、生産性の向上、設計サイクルの短縮に寄与します。

BENEFITS

- 必要に応じて拡張可能で費用対効果に優れたPCB編集と配線ソリューション
- フロアプラン、配置ブロック・リプリケーション、優れた編集機能、さらにストラテジック・グローバル・プランと配線などの完成度の高い配置、配線環境
- コンストレイント・ドリブンPCB設計フローによる繰り返し作業の低減
- エレクトリカル (high speed)、HDI (high-density interconnect)、DFA (design for assembly)、フィジカル、スペーシング等、広範囲をカバーするルールセットをサポート
- Front to Backフロー内でのコンストレイントの作成、管理、検証に対し、共通で一貫したコンストレイント・マネージメント・システム機能
- サードパーティ製品に対するオープン環境を提供し、最適なインテグレーションの構築を支援し、生産性を向上

PCB EDITOR TECHNOLOGY CONSTRAINT MANAGER

コンストレイント・マネージメント・システムは、ユーザにワークシートによるルールの編集、管理、検証環境を提供し、フィジカル/スペーシング/高速ルールに対する現在の設計のステータスをリアルタイムで表示します。このシステムを使用することにより、ユーザは設計変更の影響や進捗状況をグラフィカルに確認することができます。(図1参照)

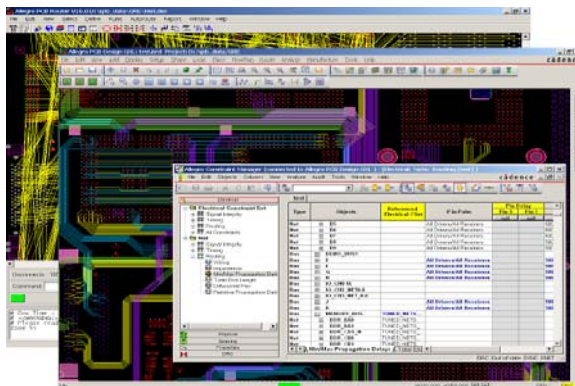


図1: ケイデンスのPCBデザイン・ソリューションは、多様なPCB設計に必要な全てのツールを提供します。

FLOORPLANNING AND PLACEMENT

コンストレイント・ドリブン・システムにより、コンポーネントの対話/自動配置、リアルタイムなクリアランスのフィードバックを含む、パワフルな配置機能を提供します。

STRATEGIC PLANNING AND DESIGN INTENT (Option)

多くのバス配線で占められた厳しい制約条件下の高密度基板設計において、配線設計を戦略的に計画し、配線することは非常に重要です。今日の増大する高密度実装、配線タイプ、特定トポロジを要求される配線設計に対し、これまでのCADツールや、設計者の特定配線意図を十分に反映せずに動作するテクノロジーでは決して対応できません。Global Route Environment (Allegro PCB Design - GXLは標準サポート)は、設計者の意図を反映するメソッドとテクノロジーを提供します。インターコネクト・フロアプランニングとグローバル・ルートエンジンを通して、ユーザはこれまでの配線設計の経験や配線設計意図をツールに与えることができます。

Global Route Environmentは、これまでの設計ツールに比べ、効率性、生産性の向上を通して、設計サイクル時間を削減し、ユーザによりスピーディーな配線ソリューションを提供します。(図2参照)

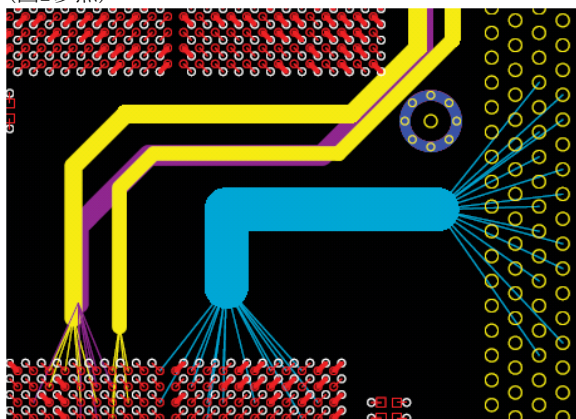


図2: インターコネクト・フロープランニングは、ユーザーに厳しい制約事項を持つPCBデザインや高密度配線に対して、配線エンジンを利用することで短時間での検証を可能とする階層フロー環境を提供します。

DESIGN PARTITIONING (Option)

設計チームが世界中に分散する中、設計サイクル時間の短縮に関連する問題はますます増大しています。マルチユーザの問題に対する手作業による回避策は、時間がかかり、遅く、そしてエラーが生じ易くなります。Allegro PCBのデザイン・パーティショニング・テクノロジーは、マルチユーザ、コンカレント・デザイン・メソッドを提供し、設計時間の短縮と、time to marketの加速を実現します。同時に設計作業に取り組んでいる多数の設計者が、チームの近接に関わらず、一つのデータベースへのアクセスを共有します。設計者は、複数の設計チームメンバーによってレイアウトと編集を行うことができます。デザインは、ソフトバウンダリによるセクション分割、或いは、レイヤー分割を行うことができます。結果として、それぞれの設計者は、すべての分割されたセクションを見ることができ、そして、他のユーザのセクションの状況と進捗をモニタリングするために、設計の更新を行うことができます。このようにパーティショニングは、設計サイクル全体を劇的に短縮させ、設計プロセスを加速します。

INTARACTIVE ETCH EDITING

隣接する配線を自動で押しつけ/幅寄せ、配線時のリアルタイムDRC表示、等長、差動配線機能等により効率的な配線作業が可能です。また、インタラクティブ配線は、複数ネットのグループ配線や線長、遅延制約を持つネットへのチューニングを可能にします。(図3参照)

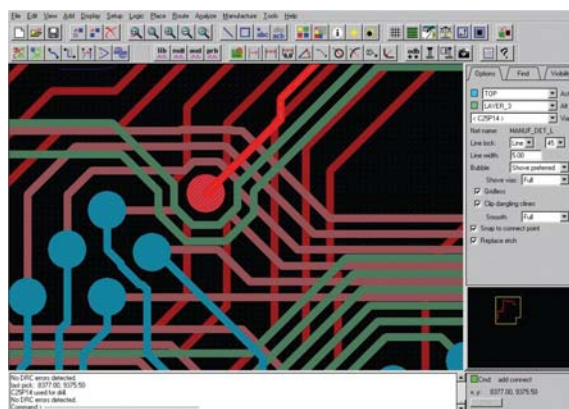


図3: ダイナミック・プッシュ&ショープ機能は、容易な編集作業をサポートします。

DYNAMIC SHAPE

ダイナミックシェイプ機能は、リアルタイムでの銅箔の抜き/塗りつぶし機能を提供します。シェイプパラメーターは3つのレベルに適用することができ、グローバル、シェイプインスタンス、そしてオブジェクトレベルの階層をサポートします。ダイナミックシェイプに追加されたトレース、ビア、部品によって、自動的にシェイプの抜きを行います。また、それらが削除された場合は、自動的にシェイプの塗りこみを行います。

RF DESIGN (Option)

高性能、或いは高周波数回路に関連する設計要求は、より速く、よりいっそう正確に設計する必要があります。RF/mixed-signalテクノロジーは、PCB RF設計に対して、スキーマティックからレイアウト、マニファクチャリングまでの完全なfront-to-backソリューションを提供します。RFテクノロジーは、パラメトリックなRFジオメトリの作成、編集や、柔軟なシェイプ編集を含むインテリジェンスなレイアウト機能を提供します。双方向の中間ファイル形式(IFF)インターフェースが、シミュレーションと検証に対して、RF回路データの高速で、効率的な転送を提供します。この双方向フローは、回路シミュレーションとレイアウト間のマニュアル操作やエラーが起りがちなイタレーションを低減します。(図4参照)

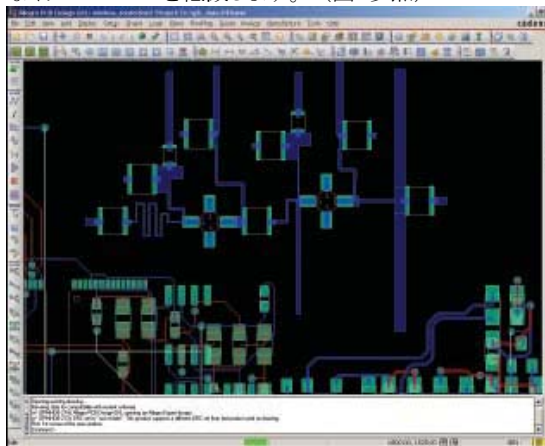


図4: PCB RFデザインに対する完全なfront-to-backソリューション

PCB MANUFACTURING

フォトツール、ベアボード製造、テスト出力向けに必要な Gerber 274x、NCドリル、ベアボードテストなど多種のデータフォーマット出力をサポートします。

また、Valor ODB++インターフェースを通じ、業界が進めるガーバーレス製造に貢献します。このサポートには、Valor Universal Viewerも含まれています。ODB++データフォーマットは高品質のガーバーレス製造に対する正確な、そして信頼性の高い製造データを作成します。

PCB AUTOROUTER TECHNOLOGY AUTOROUTING

アドバンスド・オートルーター・テクノロジーは、速く、収束性の高いシェーブベース・オート・ルーティングを提供します。その配線アルゴリズムは、多様なPCB配線に対応できるように設計されています。これらの強力なアルゴリズムは、配線領域を最も効率的に利用します。それぞれの事例に最も良い配線結果を導くために、ルーターはマルチパス、コストベース、コンフリクト解決型のアルゴリズムを利用します。ルールセットは、さまざまなルーティング要素を処理する柔軟性を持っています。(図5参照)

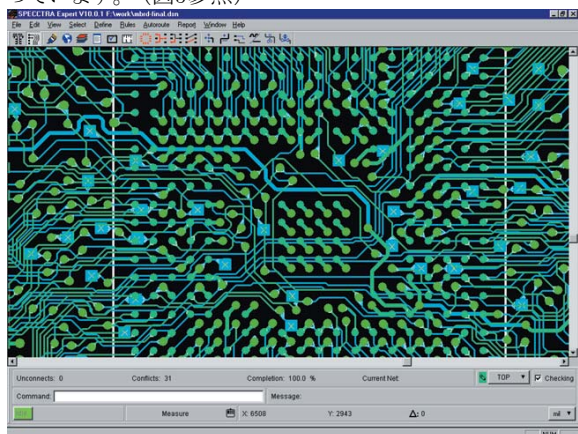


図5: アドバンスド・オートルーター・テクノロジーは、効果的に高密度、高コストレイントのデザインをサポートします。

DESIGN FOR MANUFACTURING

製造性を考慮し、空きスペースを利用して自動的に導体クリアランスを広げることができます。また、テストポイントの生成、配線コーナーのマイター機能を提供します。

PLACEMENT EDITOR

プレースメント・エディタは、配線作業前にコンポーネントを配置スペースにすばやく配置し、ロジックフローに沿った部品配置スペース評価、実配置作業をサポートします。

HIGH-SPEED CONSTRAINTS

今日の高速回路に要求される、差動ペア、ネットスケジューリング、タイミング、クロストーク、レイヤーセッティングなどの多くの制約条件を制御する機能を有しています。

DOCUMENTATION

ケイデンスのツールは、ユーザ・ガイド、ヘルプ (F1)、リファレンスガイド、オンラインチュートリアルとマルチメディアのデモンストレーションを含むドキュメンテーションセットを提供します。

ドキュメンテーションセットが提供するヘルプ:

- オンライン対話型チュートリアル利用によるツール学習
- オンラインヘルプシステムによって、必要な回答検索
- ハイパーテキスト・クロスリファレンスで関連したトピック間を素早くナビゲート
- エラーと警告のに関するインフォメーション検索

OPERATING SYSTEM SUPPORT

Allegro platform technology:

- Sun Solaris
- Linux
- IBM AIX
- Windows

OrCAD technology:

- Windows

cadence®

日本ケイデンス・デザイン・システムズ社

本社 / 〒222-0033 神奈川県横浜市港北区新横浜 2-100-45
営業本部
TEL.(045)475-8410 FAX.(045)475-8415 URL <http://www.cadence.co.jp/>
〒541-0054 大阪府大阪市中央区南本町 2-6-12 サンマリオン NBF タワー16F
TEL.(06)6121-8095 FAX.(06)6121-7510



販売代理店 イノテック株式会社 IC ソリューション本部

〒222-8580 神奈川県横浜市港北区新横浜 3-17-6
TEL.(045)474-2290,2291,2293(営) FAX.(045)474-2395
URL <http://www.innotech.co.jp/>
〒541-0054 大阪府大阪市中央区南本町 2-6-12 サンマリオン NBF タワー16F
TEL. (06)6121-7703(営) FAX. (06)6121-7720

* 記載の各製品等は登録商標です。
* 掲載の内容は、2009年12月現在のものです。