

CADENCE SiP RF DESIGN

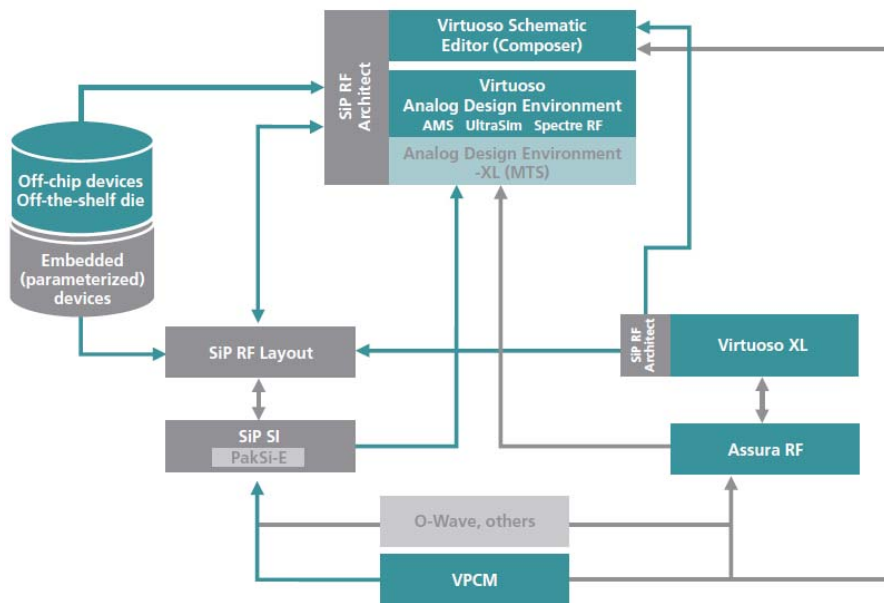
Cadence® SiP RFデザイン・テクノロジーは、アナログ・デザイン、回路シミュレーション、SiP RFモジュール・レイアウト間のスムーズな設計環境を提供しています。シングル・チップ設計、システム・レベル設計、マルチRF/AnalogチップとSiPサブストレート・パッケージを含んだ回路シミュレーション、およびパラメタライズ可能なエンベデッド・ディスクリート部品の設計が可能です。

CADENCE SiP RF LAYOUT GXL

SiP RF Layout GXL は、PGA、BGA、Micro-BGA、ChipScale、Flip-Chip、Wirebondといった多様なパッケージ・デザインに対応した SiP Physical Package Layout、Signal Integrity(SI)抽出テクノロジーと、Virtuoso Analog Design Environmentの統合フローを提供します。SiP RF Layout GXL は、システム内部のトレード・オフと最適化のためPhysical, Electrical, Manufacturing インターフェースを管理する Co-Design プロセスに基づいています。フル・オンラインまたはバッチ・デザイン・ルール・チェック(DRC)は、ラミネート、セラミックや積層テクノロジーの複雑でユニークな要求をサポートします。

VIRTUOSO LAYOUT EDITORとSiP RF LAYOUT GXLフロー・インテグレーション

SiP RF Architect GXLは、Virtuoso DFII framework環境との統合デザイン環境です。Virtuoso Layout Editorからの SiP IC フットプリント・ダイレクト抽出機能、スキーマティック・ドリブンの SiP サブストレート・レベルの RF P-cell 生成機能、そして Post-route 回路シミュレーションにおけるシミュレーション用テストベンチ自動生成を含んだ parasiticバックアノテーション・メソッドを提供しています。



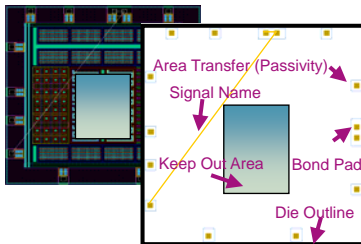
SiP LAYOUT XL

SiP Layout XL は SiP Digital と同じ製品を使用します。Digital Layout のフィジカルな配置・配線機能に加え、Virtuoso DFII framework との統合されたデザイン環境を実現します。ダイ・アブストラクト、ディスクリート・コンポーネント、接続情報、制約条件はフィジカルな SiP を実装する際に使用されます。回路設計と回路シミュレーションにより定義されたインダクタ、キャパシタ、トランスミッション・ライン等のサブストレート・パッシブ・コンポーネントは、プログラマブル・セルとして SiP RF Layout に渡り変更内容はスキマティックへバックアノテーションされます。また、Quasi-Static3D フィールドソルバー・インターフェイスと SPICE シミュレーション・エンジンを搭載しているのでパッケージ・インターコネクトのシミュレーションやモデリングをフィジカル SiP デザイン環境内で行うことが可能です。抽出されたパラステック・モデルは Virtuoso SiP Schematic にバックアノテートされ、Post-Route 回路シミュレーションで使用されます。

主要な特長

Die Export

Virtuoso Layout から SiP Layout フットプリントを自動生成



Parameterized p-cell

RF フットプリント形状をパラメトリックに変更



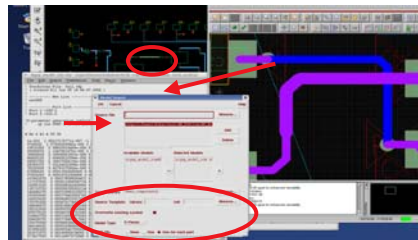
Tline Back-annotation

レイアウト・ドリブン設計では SiP Layout で配線した Tline を Composer Schematic Editor にバックアノテーション



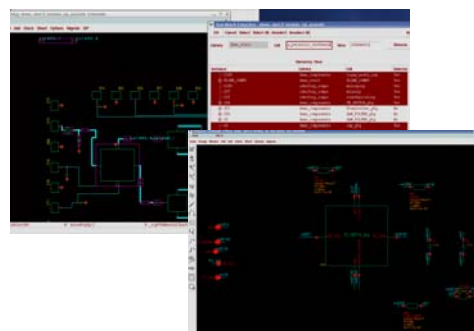
Import Model

レイアウト配線パターン of S-Parameter モデルを Composer Schematic Editor へインポート



Test Bench Extraction

Composer Schematic Editor よりシミュレーション用テストベンチを自動生成



cadence®

日本ケイデンス・デザイン・システムズ社

本社 / 〒222-0033 神奈川県横浜市港北区新横浜 2-100-45

営業本部

TEL: (045)475-8410 FAX: (045)475-8415

〒541-0054 大阪府大阪市中央区南本町 2-6-12 サンマリオン NBF タワー16F

TEL: (06)6121-8095 FAX: (06)6121-7510

URL <http://www.cadence.co.jp/>

* © 2010 Cadence Design Systems, Inc. All rights reserved worldwide.
CadenceおよびCadenceロゴは、Cadence Design Systems, Inc.の登録商標です。
その他記載されている製品名および会社名は、各社の商標または登録商標です。
* 掲載の内容は、2010年3月現在のものです。