

VIRTUOSO CUSTOM DESIGN PLATFORM L

Cadence® Virtuoso® custom design platform Lは、回路設計、シミュレーション、レイアウトの生産性を強化した、回路設計とレイアウトのベーシックな機能を提供します。新しい機能と特長により、設計者は、先進のナノメートルプロセスであっても短期間にシリコン精度の高い設計を可能にします。

回路図入力用の Virtuoso Schematic Editor L (以下 VSE-L) 設計のシミュレーションと解析用の Virtuoso Analog Design Environment L (以下 ADE-L) そして効率化されたレイアウト設計用の Virtuoso Layout Suite L (以下 VLS-L) を含みます。

特長 VSE-L

効率化された設計入力

VSE-Lは、簡単で効率の良い設計入力のための様々な機能を提供します。コンポーネント・ライブラリを含んでおり、ゲートレベル、トランジスタレベルの両方より効率的な設計が可能になります。さらに洗練された信号接続機能は、コンポーネントを接続する際の手助けとなります。より大規模で複雑な設計のため、マルチシートのサポートだけでなく、階層に制限の無い設計機能もサポートします。階層エディタは、階層間を簡単に行き来でき、VSE-Lは、自動的にすべての接続が設計を通して正確に保持されることを保証します。(図2参照)

業界標準言語での設計

VSE-Lは、業界をリードする2つの言語であるVHDLとVerilog HDLをベースにしたハードウェア記述を使用したミックスレベル設計をサポートします。設計タイプを気にすることなく標準の手法を提供するため、Verilog-AMSやVHDL-AMSもサポートします。言語入力に加え、HDL記述から自動的に各ブロックのテンプレートを生成することも可能であり、トップダウン設計手法のカスタムIC設計への導入を容易にします。

広範囲に渡る設計チェック機能

設計ルールを保証するため、コンポーネントの重複、接続のオープンやショート、入出力の未接続、オブジェクトの一貫性、禁止されている名称などの定義や電気的なルールの違反などを、ユーザーが定義しチェックすることが可能です。この機能は、設計者がピン名の一致、信号接続の完成と適切な信号名のラベル付けのために全設計階層を通して接続をチェックすることを可能にします。さらに設計の個々のページをチェックするか、全設計階層を1つのコマンドでチェックするという柔軟性も提供します。

THE VIRTUOSO CUSTOM DESIGN PLATFORM

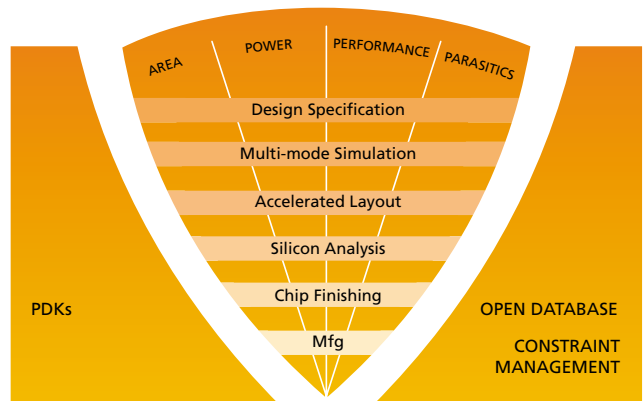


図1 Virtuoso platformのすべてのコンポーネントは、短期間に高精度の設計を可能にするため高い次元で統合されています

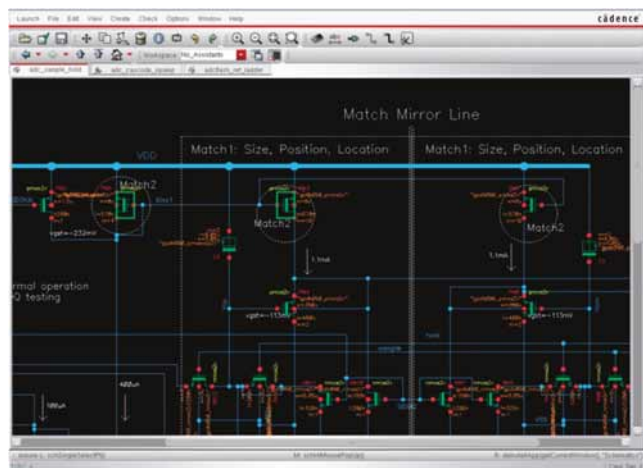


図2 VSE-L

ADE-L

操作性に優れたインタラクティブな設計とシミュレーション環境

インタラクティブな設計環境は、セットアップ、実行、Virtuoso MultiMode Simulation(以下MMSIM)からの結果の解析に必要なすべての機能を提供します。ADE-Lは、シミュレーション結果の表示と解析の色々な機能を含みます。この環境はアナログ、RFまたはミックスシグナル設計に関連するすべてのオブジェクトを視覚化し、理解するために設計者に柔軟性を与えます。そして、迅速かつ容易に重要な設計パラメータと回路性能を正確に解析することを可能にします。

柔軟性のある環境は、設計者がすべてのシミュレーション結果をリセットすることなく、異なるシミュレーション・エンジンに切り替え可能なMMSIMの利点を享受できます。(図3参照)

組み込みの波形表示と信号解析機能

広範囲な計算機能と結合された波形表示機能は、包括的なポストシミュレーション解析環境を提供します。波形ウィンドウは、ノイズ、コーナー、統計およびRFプロットのような先進の表示形式を含む、様々なアナログとミックスシグナルのデータを扱うことが可能です。その上、XY軸、波形の色とラベルなど表示の属性を色々変えることが可能で、設計者がレポートのための特別なプロットをつくるのを許します。波形マーカーと組込まれた波形計算機能は、過渡、ACとRFを含む色々な異なるモードで、信号の正確な測定を可能にします。計算の代数式は入力、出力電圧、電流のどの様な組合せからでも定義することができます。

回路設計とレイアウト設計のギャップの橋渡し

ADE-Lは、寄生抽出の前後で設計の比較が可能です。この機能は、フロントからバックエンドのIC設計フローを完了することによって、回路設計とレイアウト間のギャップを埋めます。

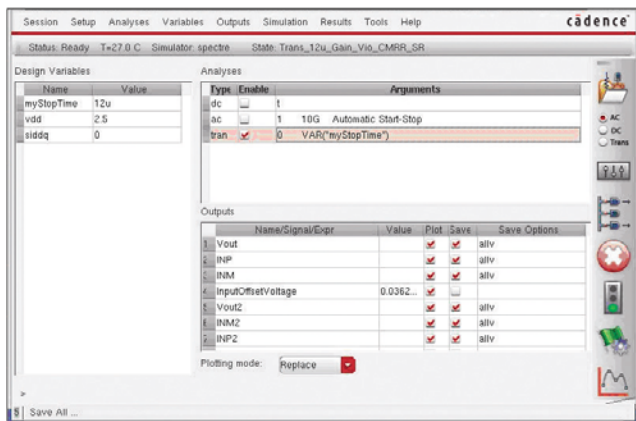


図3 ADE-L

VLS-L

階層的な、マルチウインドウ編集環境

VLS-Lは、ある1つの編集セッションで複数のセルやブロックをオープン、あるいは同じ回路の異なる部分を表示させることが可能で、設計者が複雑な設計で一貫性を保証するのをサポートします。含まれているWorld Viewerは、拡大した領域が設計全体のどこにあるのかの把握を可能にします。

オブジェクトの選択、画面の拡大、縮小、再表示や一般的に使われるコマンドの性能が改善され、レイアウトの生産性が向上します。(図4参照)

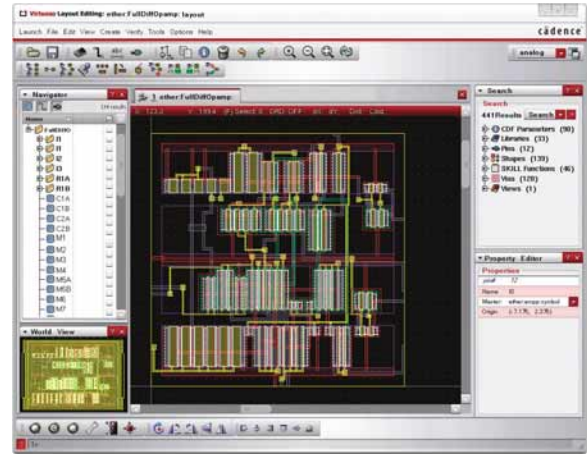


図4 VLS-L

柔軟性備えたパラメータ化されたセルが回路入力時間と設計ルール違反を削減パラメータ化されたセル(Pcells)は、退屈で反復的なレイアウト作業を効率化する先進の設計自動化機能を提供します。元のセルを変えることなく、Pcellsは各々のセル・インスタンスのサイズ、形または内容を変えることを可能にします。デバイスの生成、編集、管理を変数の設定で行い複雑な形状を簡素化することで、抽象度のレベルをコンポーネント・レベルに上げ、レイアウト作業を効率化し設計違反を削減します。

QuickCellでの自動化されたメニューからのデバイス生成

VLS-Lは、メニュー操作によるパラメータ化セルの機能であるQuickCell(Qcell)の使用でデバイスの生成と編集を効率化します。Qcellの特長は、PcellのようなSKILLプログラミングを排除することでデバイスのインストール、生成、編集を簡素化します。QcellもまたCベースですが、ツールの性能が向上します。SKILLプログラム可能なPcellはオプションでQcellと互換性があります。

生産性向上のための設計ルール・ドリブン機能

VLS-Lは、リアルタイムに設計の違反箇所にはフラグを立てるオンラインDRC機能を提供します。これにより、レイアウト検証の繰り返しの手間とその時間を削減し、レイアウトの生産性を向上させます。複雑な90ナノメートルやそれ以下のプロセスを含むすべてのテクノロジーをサポートします。

先進のレイアウト自動化が設計の簡素化と最適化を可能にします

VLS-Lは、Layout Suiteの設計ルール・ドリブンによる機能とフローから影響を受ける先進のレイアウト自動化機能で、ブロック設計の簡素化と最適化を可能にします。ダイナミック計測は、マニュアルで図形を測る必要を最小にします。アラザメント機能は、インスタンス、ピンとオブジェクトを並べる作業を効率化します。マークされた信号は、効率的にレイアウト階層を横断して、継続的にチェックと違反箇所のハイライトがされます。そして、指定されたレイアウトの箇所間の配線機能で、効率的に配線を生成、編集します。

仕様

VSE-L

設計入力

- 階層設計のサポート
- 回路図からHDLテンプレートの自動生成機能
- マルチシートのサポート
- 任意のコマンド群のバインドキーと画面へのラベル付け機能
- エラー箇所のハイライト機能
- インタラクティブなピン接続の自動化
- オブジェクト選択のフィルタリング
- 包括的なシンボル生成と編集機能
- ユーザー設定可能なUndo/Redo回数
- 移動、コピー、ストレッチ、回転、削除の編集オプション
- 検索と置換え機能
- SKILL言語によるカスタマイズ可能
- HTML形式のヘルプ機能のサポート

設計チェック

- 回路図やシンボル・ビュー個々のチェック機能
- コマンド一つで階層を含む設計全体のチェックが可能
- 階層やシート間に渡る接続性や一貫性のチェック
- 回路図ルール・チェック (SRC) による論理とフィジカル両方のチェック

入力データ

- EDIF 200ネットリスト、CDL (Circuit Description Language)、SPICE、VHDL IEEE 1076-1993、Verilog IEEE 1364、OpenAccessデータ・オブジェクト

出力データ

- EDIF 200ネットリスト、CDL (Circuit Description Language)、SPICE、OpenAccessデータ・オブジェクト

ADE-L

インタラクティブ・シミュレーション環境

- シミュレーション・セットアップの再利用
- 回路図からレイアウトのクロスプロービング機能
- 設計変数のサポート
- シミュレーション結果の自動プロットと印刷機能
- バッチ処理用のスクリプトのサポート
- デバイスの情報やノードの電圧の回路図上への表示機能

波形表示

- 複数Y軸、Strip-Plot、Smith Chartのサポート
- 組み込まれた、波形間演算機能
- リファレンス画面のサポート
- 水平、垂直の計測マーカー
- 上下左右移動やズーム機能のサポート
- ユーザー定義のラベルとタイトルのサポート
- 波形の色とスタイルのコントロール機能
- 信号の閲覧

分散処理

- 複数シミュレーションの分散
- 既存コンピュータ・ファームの有効利用
- 組み込みの負荷平均化機能やLSFツールとのインターフェースのサポート
- ジョブの制御と監視機能
- セットアップと状況確認用のGUIのサポート

入力データ

- OpenAccessデータ・オブジェクト、CDL (Circuit Description Language)、SPICE

出力データ

- SPICE、PSF 波形フォーマット、SST2波形フォーマット、Cadence SKILL

VLS-L

レイアウト作成、編集

- メニュー操作のQcellやSKILLプログラムによるデバイスの自動生成
- オンラインDRC付き設計ルール・ドリブン編集とプロセス・ルール施行
- ダイナミック計測
- 指定ポイント間のインタラクティブなネット接続
- 自動アライメント機能
- マークされたネットのcontinuityチェックとハイライト
- グラフィカルなライブラリの閲覧
- 階層数無制限の階層設計サポート
- 同一デザインや異なるデザインの複数画面での編集サポート
- Pre-Post-セレクション・モード
- レイアウトのCell Viewで、ポリゴン、パス、矩形、円、楕円、ドーナツ、ピン、コンタクトの作成と編集
- 検索と置換え機能
- オリジナルCellを直すこと無く、各セル・インスタンスの内容、サイズ、形状の変更をサポート
- SKILLプログラミングによるツール環境のカスタマイズ
- ワールド・ビュー

入力データ

- SKILL
- STREAMフォーマット
- OpenAccessデータ・オブジェクト

出力データ

- SKILL
- STREAMフォーマット
- OpenAccessデータ・オブジェクト

サードパーティ・サポート

- Process Design Kit
- Virtuoso Analog Design Environment:
- シノプシスHSPICE、メンター・グラフィックスEldo、シルバコSmartSpice、アジレントADSを含む商用の回路シミュレータとのインターフェース、加えて、内製のシミュレータとの統合も可能
- Virtuoso Layout SuiteとVirtuoso Schematic Editor:
- SKILLベースとOpenAccessツールと機能のサポート

VIRTUOSO CUSTOM DESIGN PLATFORM L FEATURES

	Virtuoso Schematic Editor L	Virtuoso Analog Design Environment L	Virtuoso Layout Suite L
New Common Cockpit	X	X	X
New Icon Style	X	X	X
Multi-Tab Support	X	X	X
Bookmarks & History	X	X	X
Updated Pulldown Menus	X	X	X
Window Config Support			X
World View Assistant			X
Search Assistant			X
Property Editor Assistant			X
Single Test-bench		X	
Simple Parametric Analysis		X	
Device Checking		X	
Global Variable Support		X	
Updated Wavescan		X	
New Calculator		X	
Simulation Support: Virtuoso		X	
Multi-mode Simulation, HSPICE			X
Basic Polygon Editing			X
Q-Cells			X
DRD Editing			X
Constraint Browser			X
Search Assistant			X
Proper Editor Assistant			X

cadence™

日本ケイデンス・デザイン・システムズ社

本社 / 〒222-0033 横浜市港北区新横浜 2-100-45
 営業本部
 TEL(045)475-8410 FAX(045)475-8415 URL <http://www.cadence.co.jp/>
 関西営業所 / 〒541-0054 大阪市中央区南本町 2-6-12 サンマリオンNBFタワー
 TEL(06)6121-8095 FAX(06)6121-7510



販売代理店
イノテック株式会社
 ICソリューション本部

〒222-8580 神奈川県横浜市港北区新横浜 3-17-6
 TEL(045)474-2290,2291,2293(営) FAX(045)474-2395
 URL <http://www.innotech.co.jp/>
 大阪支社 / 〒541-0054 大阪市中央区南本町 2-6-12 サンマリオンNBFタワー 16階
 TEL(06)6121-7703 FAX(06)6121-7720

記載の各製品等は各社の登録商標です。
 掲載の内容は、2008年3月現在のものです。
 GREY-2008-3-D-V1