

# VIRTUOSO CUSTOM DESIGN PLATFORM XL

## VIRTUOSO CUSTOM DESIGN PLATFORM XL 概要

Virtuoso® Schematic Editor XL(以下VSE-XL)は、Virtuoso platform Lでの設計入力手法を更に約5倍効率化できる機能を提供します。(図2参照)

Analog Design Environment XL(以下ADE-XL)は、Virtuoso platformの先進の設計とシミュレーション環境です。目標の設計仕様に対し複数の設計のトレードオフを可能にすることで、効率的で精度の高い設計検証が可能になります。Virtuoso Layout Suite XL(以下VLS-XL)は、Virtuoso platformの中のハイエンド・カスタム・ブロック向けのレイアウトツールです。それは、設計制約と回路図の接続性を保持する機能を持つ、デバイスレベル、セルレベル、ブロックレベルのレイアウトツールです。

Virtuoso platformの設計入力環境であるVSE-XLは、カスタムICの設計入力のための広範囲にわたるツール群です。VerilogやVHDL、Cなどの業界標準言語を使用したアーキテクチャ的な定義からトランジスタレベルの最終的な回路構造の実現まで、設計の各抽象レベルで設計者をサポートします。

ADE-XLは、使い勝手の良いツールで複数の設計の検証と検討の管理をします。設計と検証プロセスを通して、どの設計が目標とする仕様を満足しているか、いないかを瞬時にモニターすることができます。さらに、スweep、コーナー、モンテカルロ統計と測定結果は、効率的で高い精度の設計検証のため1つの場所に保管され管理されます。(図3参照)

Virtuoso プラットフォームのハイエンドのカスタムIC向けレイアウトツール

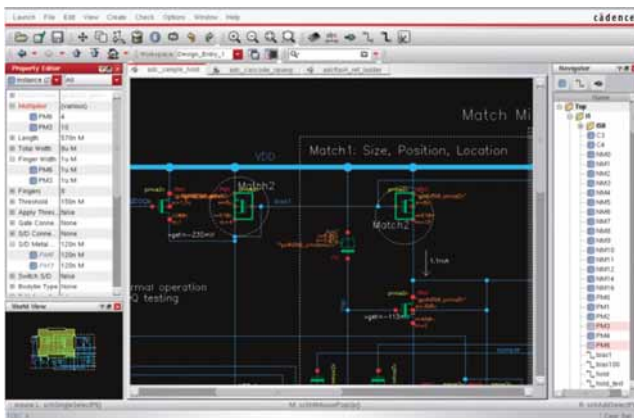


図2 VSE-XL

## THE VIRTUOSO CUSTOM DESIGN PLATFORM

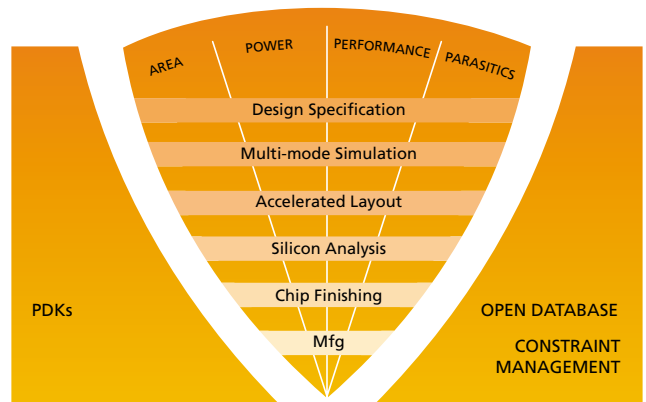


図1 Virtuoso platformのすべてのコンポーネントは、短期間に高精度の設計を可能にするため高い次元で統合されています

であるVLS-XLは、VLS-Lの基本的なポリゴン編集機能に加え設計を効率化させる機能を提供します。デバイスレベル、セルレベル、ブロックレベルでアナログ・デザイン、ミックスドシグナル、カスタム・デジタルのデザインをサポートします。これらは、先進のコネクティビティ・ドリブン機能、コンストレイント・ドリブン機能、そして設計ルール・ドリブン機能により生産性の向上が可能になります。パラメータ化されたセルとSKILLプログラミングによるデバイス生成と編集機能も含まれます。

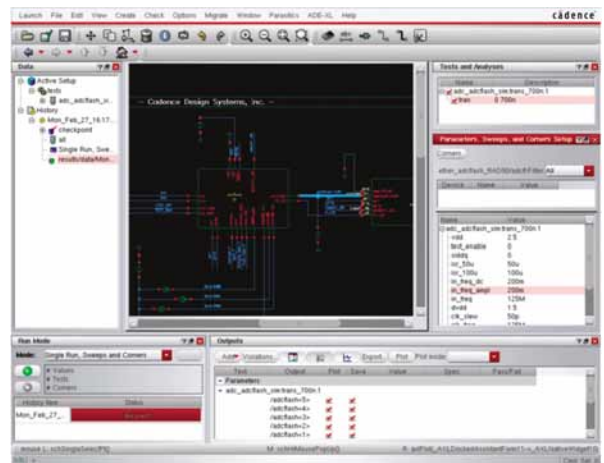


図3 ADE-XL

## 特長

### 効率化された設計入力

VSE-XLは、効率の良い設計入力を可能にする多くの機能を提供します。VSE-Lで提供される機能に加え、VSE-XLでは検索、属性の編集、表示、階層間の移動など設計入力をアシストする機能が提供されます。これらアシスト機能は、基本的な入力作業において約5倍の効率化を可能にします。さらに、Webブラウザに似い、タブ、コンフィギュラブルな作業エリアや新しいメニュー設定などの機能も提供します。ユーザー定義可能なバインド・キーやカーサーをオブジェクト上に移動すると関連する操作の候補がポップアップメニューとして表示され、操作に要する時間を削減してくれます。

### スペック・ドリブン設計

設計検証の効率化のため、ADE-XLは仕様定義と設計の管理を1つの統合されたコックピット上で可能にします。仕様はテストと詳細な測定とが組み合わされた複数のテストを含みます。VSE-L/XLは、目標仕様に対する設計の性能の検証のための複数条件での複数のテストの開発を容易にします。一度開発されたテストと仕様は標準の検証セットとなり、設計を担当するグループ間で共有できます。目標仕様に対する設計の完全な検証に必要な、すべてのテスト、スウィープ、コーナー、スクリプトとドキュメンテーションがプロジェクト規模で提供されます。

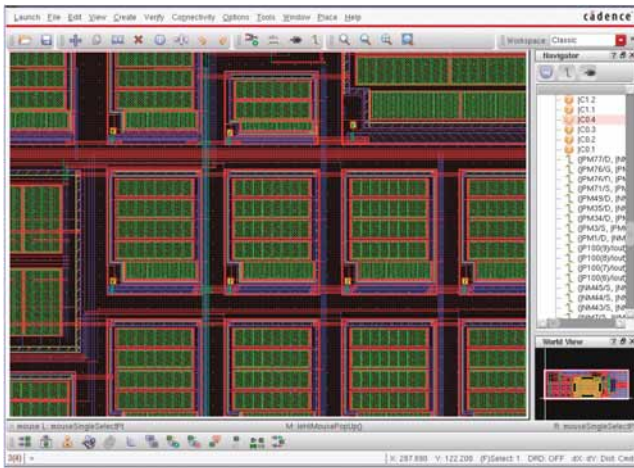


図4 VLSI-XL

### コネクティビティ・ドリブン設計

VLS-XLは、回路図の接続性を継承したレイアウト設計を可能にします。接続情報は、VSE-L/XLやCDL、SPICEなどのネットリストから読み込み、リアルタイムにLVSを保証したレイアウト設計を可能にします。この手法は、設計を効率化し、検証時間を削減し、加えて、デバイス生成、配置、配線といった退屈な設計作業の自動化を可能にします。図4の未接続ネットの瞬時の確認と同様に、インスタンスとデバイスのハイライトのような回路図とレイアウトのクロス・ブローピングが可能です。

### コンストレイントと設計ルール・ドリブン設計

VLS-XLは、設計制約の設定や管理、そしてリアルタイムに自動的に設計違反を発見しフラグを立てるような設計ルール・ドリブンの機能を提供します。この機能で設計の効率化とレイアウト検証の繰り返しとその時間の削減が可能です。デバイス生成、配置、配線の機能を含み、65nmやそれ以上のすべてのプロセス・テクノロジーのルールがサポートされています。

### Virtuoso platform との統合

以下のすべての機能は、Virtuoso platformの肝要な部分で、プラットフォームの他の機能と統合されています。この統合によって、ASIC、プログラマブルIC、マルチ・チップ・モジュール、デジタル、アナログ、ミックスシグナルなどの複数領域のデザインの設計、解析、インプリメントの統合された環境を提供します。

Virtuoso platformは、設計環境のカスタマイズや専用のデザインツールのカプセル化を可能にするSKILLプログラム言語と業界標準のOpenAccessデータベースをサポートします。

## 仕様

### 設計入力

- 階層設計のサポート
- 回路図からHDLテンプレートの自動生成機能
- マルチシートのサポート
- 任意のコマンド群のバインドキーと画面へのラベル付け機能
- エラー箇所のハイライト機能
- インタラクティブなピン接続の自動化
- オブジェクト選択のフィルタリング
- 包括的なシンボル生成と編集機能
- ユーザー設定可能なUndo/Redo回数
- 移動、コピー、ストレッチ、回転、削除の編集オプション
- 検索と置換え機能
- SKILL言語によるカスタマイズ可能
- HTML形式のヘルプ機能のサポート

### シミュレーションと解析

- プロセス、電源電圧、温度等の変動に対するスweep/コーナー条件の設定と検証、解析
- 仕様シートに対する設計レビュー情報の生成
- 回路レベルと動作モデルとの容易な結果比較
- 複数ユーザーとサイト間でのプロジェクト情報の共有が可能
- 分散処理のサポート
- 複数テストベンチの並列処理が可能
- 複数テストベンチ間の依存性のグラフ化とドキュメント化
- 波形計算機能、Ocean、MDL、MATLAB測定関数ライブラリにより種々の解析をサポート
- 測定結果から、仕様に対するPass/Fail条件をレポート
- ADEに統合
- クロス・ブローピングと回路図へのバックアノテーション
- WaveScan波形表示ツールと種々の解析の波形計算ツールを統合

## レイアウト設計

アバットメント、ピン交換、フォールディング、連結、複製を含む自動レイアウト機能  
 メニュードリブン、もしくはガードリング、スロティングなどのプログラム可能なマルチ・パート・パス機能  
 プロセス・ルールの施行とオンラインDRCのための設計ルール・ドリブン・レイアウト機能  
 ダイナミック・測定機能  
 コンストレイント・ドリブン機能のサポート  
 ピン、デバイス、セル、ブロックのコンストレイント、設計ルール・ドリブン自動配置機能  
 先進のシェーブ・ベースのコンストレイント、設計ルール・ドリブン自動配線  
 ECOのサポート  
 古い接続情報のないデザインの読み込みと接続情報のマッピング  
 Assuraのサポート

## 入力フォーマット

OpenAccess、Ocean、SPICE、EDIF 2.0.0 ネットリスト、CDL、VHDL、Verilog、SKILL、GDS2

## 出力フォーマット (VSE-XL)

OpenAccess、SPICE、EDIF 2.0.0 ネットリスト、CDL、SKILL、GDS2

## 出力フォーマット (ADE-XL)

PSF 波形フォーマット、SST2 波形フォーマット、Perl スクリプト

## サードパーティのサポート

HSPICE、Eldo、SmartSpiceとVirtuoso Analog Design Environmentとのインターフェース  
 システムレベルとの協調設計にMATLAB/Mathworksインターフェースをサポート

## VIRTUOSO CUSTOM DESIGN PLATFORM XL FEATURES

	Virtuoso Schematic Editor XL	Virtuoso Analog Design Environment XL	Virtuoso Layout Suite XL
New Common Cockpit	X	X	X
New Icon Style	X	X	X
Multi-Tab Support	X	X	X
Bookmarks & History	X	X	X
Updated Pulldown Menus	X	X	X
Window Config Support	X	X	X
World View Assistant	X		X
Search Assistant	X		X
Property Editor Assistant	X		X
Navigator Assistant	X		X
Constraint Browser	X		X
Design Explorer	X		X
Single Test-bench		X	
Simple Parametric Analysis		X	
Device Checking		X	
Global Variable Support		X	
Updated Wavescan		X	
New Calculator		X	
Simulation Support: Virtuoso Multi-mode Simulation, HSPICE		X	
Basic Polygon Editing			X
Q-Cells			X
DRD Editing			X
Constraint Browser			X
Search Assistant			X
Property Editor Assistant			X

**cadence™**

**日本ケイデンス・デザイン・システムズ社**

本社 / 〒222-0033 横浜市港北区新横浜2-100-45  
営業本部  
TEL( 045 )475-8410 FAX( 045 )475-8415 URL <http://www.cadence.co.jp/>  
関西営業所 / 〒541-0054 大阪市中央区南本町2-6-12 サンマリオンNBFタワー  
TEL( 06 )6121-8095 FAX( 06 )6121-7510



販売代理店

**イノテック株式会社**

ICソリューション本部

〒222-8580 神奈川県横浜市港北区新横浜 3-17-6  
TEL( 045 )474-2290,2291,2293( 営 ) FAX( 045 )474-2395  
URL <http://www.innotech.co.jp/>  
大阪支社 / 〒541-0054 大阪市中央区南本町2-6-12 サンマリオンNBFタワー16階  
TEL( 06 )6121-7703 FAX( 06 )6121-7720

記載の各製品等は各社の登録商標です。  
掲載の内容は、2008年3月現在のものです。  
GREY-2008-3-D-V1